

Chipdesign

Übungsblatt 2

9. November 2018

1. Was sind Attribute in VHDL? Passen Sie die Beschreibung des Addierers aus der letzten Übung so an, dass innerhalb der Architektur anstelle der festen Konstanten zur Beschreibung der Bereichsgrenzen Attribute verwendet werden.
2. Implementieren Sie eine ALU, welche die Addition, Subtraktion, Invertierung (Zweierkomplement) und Multiplikation als Operationen unterstützt. Realisieren Sie die ALU wie gehabt mit generischen Bitbreiten und achten Sie dabei auf die Bitbreite der Operanden und Ergebnisvektoren.
3. Implementieren Sie die Alu, so dass das Ergebnis in einem Register abgespeichert wird. Verwenden Sie dazu das folgende Codefragment.

```
1  process (clk, rst)
    begin
        if rst = '1' then
            -- Initialize the sequential elements
        elsif clk'event and clk = '1' then
6     -- Change the state of the sequential elements
            end if;
        end process;
```

4. Verifizieren Sie die Funktionsweise der ALU. Legen Sie dazu eine Testbench (TB) wie folgt an:
 - Rechtsklick im Source-Browser → New Source...
 - Wählen Sie VHDL Test Bench, geben Sie einen Namen ein, assoziieren Sie die TB mit der ALU-Entität und schließen Sie das Erstellen der TB ab.
 - Applizieren sie diverse Eingaben an den Eingangsports der ALU.
 - Simulieren Sie die Testbench:
 - Wählen Sie dazu oberhalb des Source-Browsers "Behavioral Simulation"
 - Selektieren Sie die TB im Source-Browser
 - Expandieren Sie Xilinx ISE Simulator im Process-Browser und doppelklicken Sie auf "Simulate Behavioral Model"