

# Entwurf digitaler Systeme

## Übungsblatt 7

13. Juli 2018

In dieser Übung soll die Testbarkeit des Prozessors erhöht werden. Dazu sollen zusätzliche BIST-Maßnahmen in den Prozessor integriert werden.

1. Was ist ein Built-In Self-Test?
2. Überlegen Sie, welche Steuersignal für den BIST Modus benötigt werden und fügen Sie diese im Design ein.
3. Implementieren Sie einen BIST für das Registerfile. Der generelle Ablauf eines Subtests ist dabei einen Wert in alle Register zu schreiben und nach Abschluss alle Register wieder auszulesen und mit dem geschriebenen Wert zu vergleichen. Es ist wichtig, dass das Endergebnis erst nach Beendigung des Tests angezeigt wird. Zu testende Werte sind 0xff, 0x55, 0xaa, 0x00. Nach Abschluss aller Tests, muss die Beendigung und das Ergebnis des Tests angezeigt werden.
4. Implementieren Sie eine Testbench für das Registerfile, die den BIST aktiviert.
5. Was ist Scan-Test?
6. Implementieren Sie die ALU um einen Scan-Test. Verwenden Sie dazu das Grundgerüst `alu_scan.vhd` von der Vorlesungswebseite.
7. Schreiben Sie eine Testbench für die modifizierte ALU.
8. Nennen Sie die Abstraktionsebenen eines Hardware-Systems.
9. Nennen Sie Beispiele für Sprachen bzw. Darstellungen für die entsprechenden Ebenen.
10. Welche Modelle gibt es bei TLM?
11. Nennen Sie jeweilige Komponenten der Modelle!
12. Gegeben sei ein System mit vier Prozessen, wobei jeder Prozess mit den anderen kommunizieren soll.
  - Erstellen Sie zunächst das Specification Model.

- Erstellen Sie nun ein Transaction-Level Model, wobei zur Umsetzung ein Multi-Core Prozessor verwendet werden soll. Jeder Kern soll einen Prozess ausführen. Modellieren Sie dabei die Prozesskerne und den Speicher.
  - Bilden Sie nun das SM auf ein Transaction-Level Model ab, das aus mehreren Prozessoren (mit jeweiligem Speicher) besteht, wobei diese über eine Ethernet-Schnittstelle kommunizieren.
13. Nennen Sie drei Vorteile von SystemC gegenüber anderen Systembeschreibungssprachen.
  14. Was benötigen Sie, um ein SystemC-Modell zu erstellen und zu simulieren.